



МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
"МИРЭА - Российский технологический университет"

**РТУ МИРЭА**

---

---

Институт кибернетики  
Кафедра общей информатики

**ОТЧЕТ**  
**ПО ПРАКТИЧЕСКОЙ РАБОТЕ №7**  
«Реализация заданной логической функции от четырех  
переменных на дешифраторах 4-16, 3-8 и 2-4»  
**по дисциплине**  
**«ИНФОРМАТИКА»**

Выполнил студент группы ИВБО-02-21

Иванов И.М.

Принял старший преподаватель

Смирнов С.С.

Практическая

«\_\_»\_\_\_\_\_ 2021 г.

\_\_\_\_\_

работа выполнена

«Зачтено»

«\_\_»\_\_\_\_\_ 2021 г.

\_\_\_\_\_

Москва 2021

## СОДЕРЖАНИЕ

1 ПОСТАНОВКА ЗАДАЧИ .....	3
2 ПРОЕКТИРОВАНИЕ И РЕАЛИЗАЦИЯ .....	4
2.1 Восстановленная таблица истинности.....	4
2.2 Реализация функции на дешифраторах .....	5
3 ВЫВОДЫ .....	9
4 СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ .....	10

## 1 ПОСТАНОВКА ЗАДАЧИ

Логическая функция от четырех переменных задана в 16-теричной векторной форме. Восстановить таблицу истинности. По таблице истинности реализовать в лабораторном комплексе логическую функцию на дешифраторах тремя способами: используя дешифратор 4-16 и одну дополнительную схему «или», используя два дешифратора 3-8 и необходимую дополнительную логику, используя дешифраторы 2-4 и одну дополнительную схему «или».

$$F1 : 536F_{16} = 0101001101101111_2 \quad (1)$$

## 2 ПРОЕКТИРОВАНИЕ И РЕАЛИЗАЦИЯ

Дана логическая функция (1) от четырех переменных в 16-теричной векторной форме.

### 2.1 Восстановленная таблица истинности

Восстановим таблицу истинности для для нашей функции F1 (таблица 1).

Таблица 1 - Таблица истинности для функции F1

a	b	c	d	F
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

## 2.2 Реализация функции на дешифраторах

Реализуем функцию, используя дешифратор 4-16 и одну дополнительную схему «или». Количество выходов дешифратора соответствует количеству значений логической функции, поэтому требуется только один такой дешифратор. Тестирование показало, что схема работает правильно. Схема реализации представлена на рис. 1.

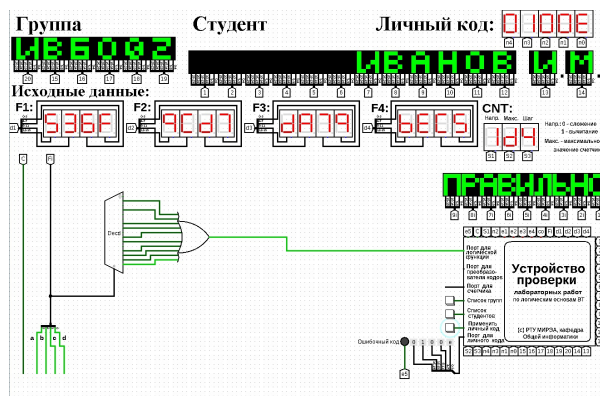


Рисунок 1 — Тестирование схемы, реализующей логическую функцию на дешифраторе 4-16

Реализуем функцию, используя дешифраторы 3-8 и необходимую дополнительную логику. Количество выходов дешифратора 3-8 в два раза меньше количества значений, поэтому нам потребуется разместить на рабочей области лабораторного комплекса два дешифратора 3-8. Области ответственности дешифраторов представлены на рис. 2. Схема реализации представлена на рис. 3.

	a	b	c	d	F	
Когда "а" равна нулю, работает первый дешифратор	0	0	0	0	0	Область ответственности первого дешифратора
	0	0	0	1	1	
	0	0	1	0	0	
	0	0	1	1	1	
	0	1	0	0	0	
	0	1	0	1	0	
	0	1	1	0	1	
	0	1	1	1	1	
Когда "а" равна единице, работает второй дешифратор	1	0	0	0	0	Область ответственности второго дешифратора
	1	0	0	1	1	
	1	0	1	0	1	
	1	0	1	1	0	
	1	1	0	0	1	
	1	1	0	1	1	
	1	1	1	0	1	
	1	1	1	1	1	

Рисунок 2 — Распределение областей таблицы истинности между дешифраторами 3-8

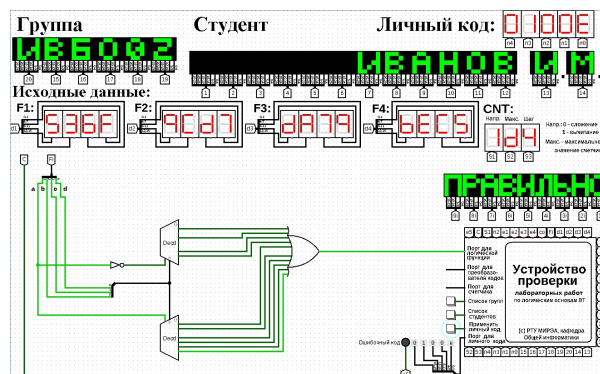


Рисунок 3 — Тестирование схемы, реализующей логическую функцию на дешифраторах 3-8 и дополнительной логике

Реализуем функцию, используя дешифраторы 2-4. Количество выходов у дешифратора 2-4 в четыре раза меньше количества значений, поэтому нам потребуется использовать четыре дешифратора 2-4, которые мы будем называть операционными, а также еще один дешифратор 2-4, который будет управлять первыми четырьмя назовем его управляющим. Области ответственности дешифраторов представлены на рис. 4. Схема реализации представлена на рис. 5.

	a	b	c	d	F	
Первый операционный дешифратор включается, когда на адресных входах управляющего дешифратора комбинация 00	0	0	0	0	0	Область ответственности первого операционного дешифратора
	0	0	0	1	1	
	0	0	1	0	0	
	0	0	1	1	1	
Второй включается, когда на адресных входах управляющего 01	0	1	0	0	0	Область ответственности второго операционного дешифратора
	0	1	0	1	0	
	0	1	1	0	1	
	0	1	1	1	1	
Третий включается, когда на адресных входах управляющего 10	1	0	0	0	0	Область ответственности третьего операционного дешифратора
	1	0	0	1	1	
	1	0	1	0	1	
	1	0	1	1	0	
Четвертый включается, когда на адресных входах управляющего 11	1	1	0	0	1	Область ответственности четвертого операционного дешифратора
	1	1	0	1	1	
	1	1	1	0	1	
	1	1	1	1	1	

Рисунок 4 — Распределение областей таблицы истинности между дешифраторами 2-4

Как видно из рис. 4 четвертый операционный дешифратор нам не требуется, так как в области его ответственности  $F = 1$ .

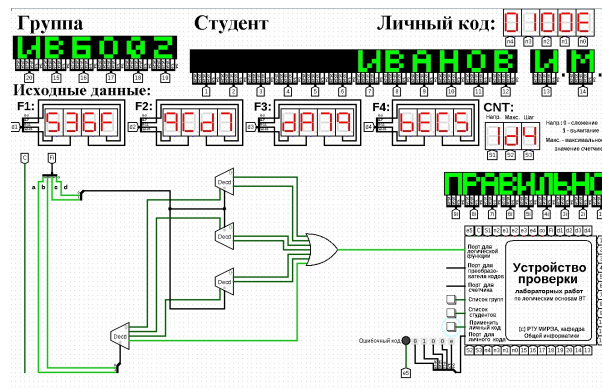


Рисунок 5 — Тестирование схемы, реализующей логическую функцию на дешифраторах 2-4 и дополнительной логике

Тестирование подтвердило правильность работы всех 3 схем.



### **3 ВЫВОДЫ**

В ходе данной практической работы данная функция была реализована в лабораторном комплексе на дешифраторах тремя способами: используя дешифратор 4-16 и одну дополнительную схему «или»; используя два дешифратора 3-8 и необходимую дополнительную логику; используя четыре дешифратора 2-4 и одну дополнительную схему «или». С помощью файла проверки была проверена работоспособность составленных схем, для всех возможных значений переменных, они дали верный результат.

#### **4 СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ**

1. Смирнов С.С., Карпов Д.А. Информатика: Методические указания по выполнению практических работ. / С.С. Смирнов, Д.А. Карпов—М., МИРЭА — Российский технологический университет, 2020.—102с.
2. Воронов Г.Б. Лекции по информатике. / Г.Б. Воронов. —М.: МИРЭА — Российский технологический университет, 2021.: URL: <https://online-edu.mirea.ru/mod/webinars/view.php?id=262229> (дата обращения 21.10.2021)